

# testeur de transistors Platino

## type, brochage et gain

Sunil Malekar (elektor.labs Inde) et Luc Lemmens (elektor.labs)

Ce testeur permet de trier comme bons ou mauvais les transistors sans référence ou douteux, de déterminer leur type et de mesurer leur gain. L'instrument repose sur Platino et peut tester les transistors bipolaires PNP et NPN, ainsi que les MOSFET à canal N ou P.

Certains trouvent fastidieux de lire le marquage d'un transistor et de chercher ses caractéristiques dans une fiche

technique. D'autres vous diront qu'il n'est pas de meilleure loupe pour identifier ces petites bêtes à trois pattes. Quoi qu'il

en soit, un testeur n'est jamais de trop (Internet non plus) lorsqu'il s'agit d'effectuer des tris rapides de type bon/mauvais, des tests de résistance aux chocs mécaniques ou thermiques, ou encore, pour les audiophiles, des appariements de composants.

### Caractéristiques

- Teste les bipolaires NPN/PNP et les MOSFET à canal N/P
- Gain mesurable : entre 5 et 999 (environ)
- Identification automatique du type (bipolaire/MOSFET, P/N) et du brochage (B/C/E, grille)
- Indique si le transistor est défectueux ou n'est pas un transistor
- Microcontrôleur ATmega32 sur la carte Platino d'Elektor
- Programme (gratuit) en BASCOM AVR
- LCD 20 x 4 caractères
- Commande et lecture par terminal série (optionnel)
- Alimentation : 12 à 18 VCC

Ce testeur est le troisième instrument de la panoplie d'appareils d'essai que nous concevons à partir de la carte Platino [1]. Il permet d'identifier le brochage du composant testé (base, collecteur, émetteur ; grille, source, drain), son type (PNP/NPN ; canal N ou P), sa technologie (bipolaire/MOSFET) et, bien sûr, son gain en courant  $H_{FE}$ .

La carte Platino dispose de tout ce qu'il faut pour créer une interface entre un circuit intrinsèquement analogique d'analyse du composant testé et un LCD et un poussoir. Le tout est gouverné par un micrologiciel exécuté par l'ATmega de la Platino.

### La muse Elektor

La conception du testeur a été inspirée par l'analyseur de semi-conducteurs de M. Waleczek publié dans Elektor en 2005 [2]. Téléchargez l'article (gratuit pour les membres abonnés) si la théorie sur laquelle s'appuie la méthode « d'essai en aveugle » du testeur vous intéresse, seul l'aspect pratique du circuit est abordé ici. Par « essai en aveugle » nous voulons simplement dire que le testeur peut s'utiliser sans savoir si le transistor en question est bipolaire ou MOSFET, PNP ou NPN, canal P ou N, ou si son gain vaut tant ou tant. Un essai en aveugle ne doit bien sûr ni détruire le composant en test

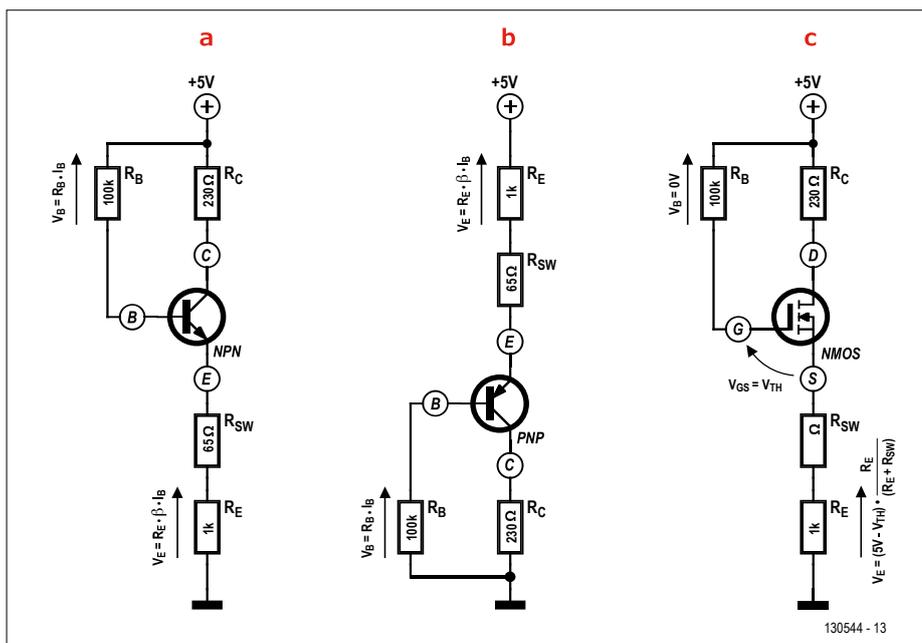
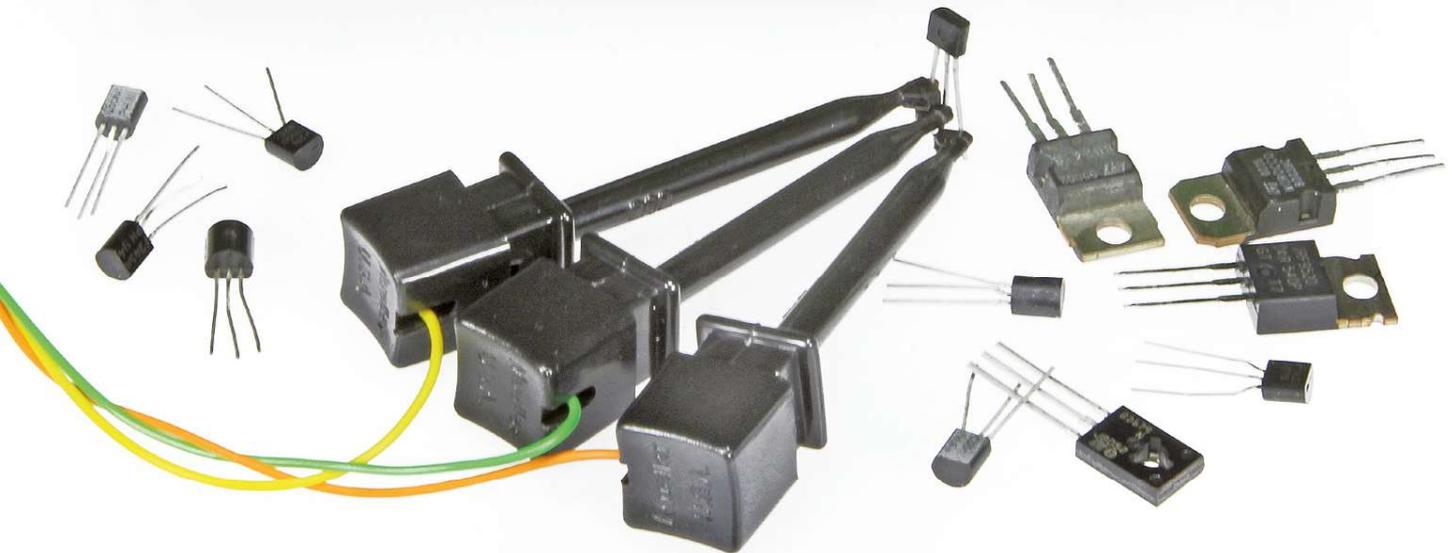
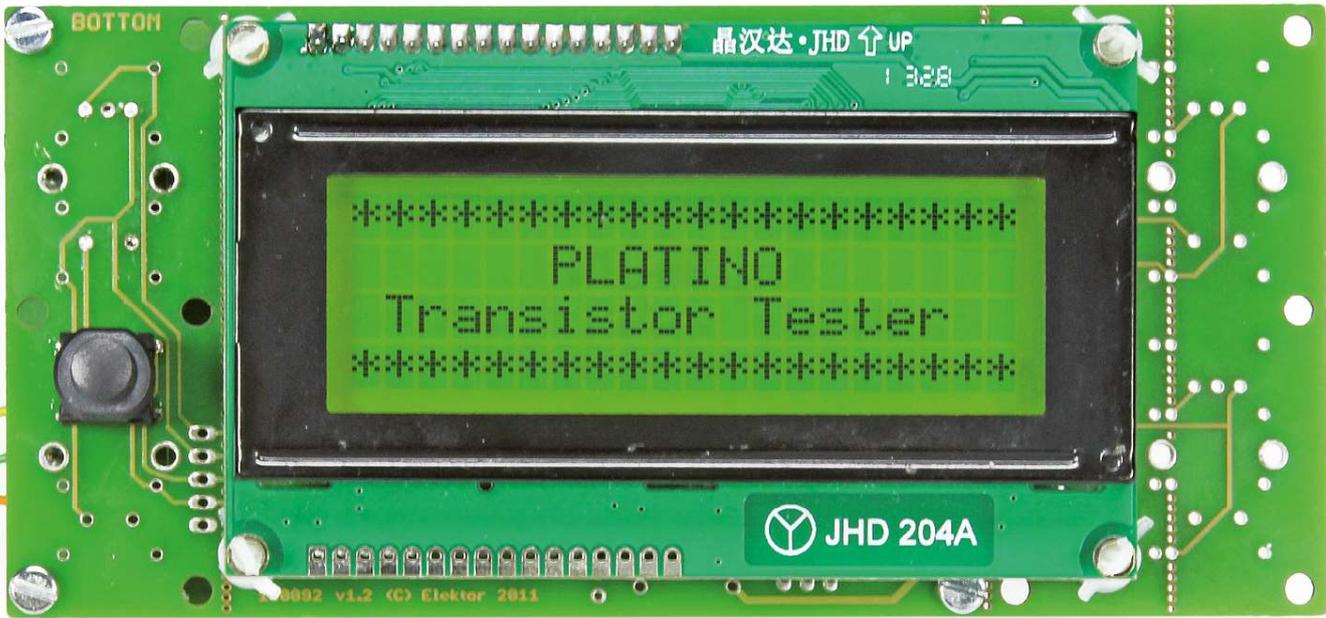


Figure 1. Configurations pour la mesure du gain ( $\beta$ ) pour un transistor, et de la tension de seuil pour un MOSFET.



(noté DUT ci-après, pour *Device Under Test*), ni le circuit du testeur.

**Discours de la méthode**

La méthode décrite ci-dessous s'applique à la majorité des transistors ordinaires fonctionnant correctement et doit être considérée comme générique. Elle ne prévoit pas les cas particuliers des thyristors, Darlington, UJT, MOSFET logiques, transistors RF au germanium, transistors à diode de protection ou autre membre de la foisonnante faune à trois pattes. En cas de doute, supposez que l'essai porte sur un NPN bipolaire au silicium de type BC547B ou 2N2222.

**NPN ou PNP ?**

Deux des trois pattes du transistor, notées E (émetteur), B (base) et C (collecteur), sont reliées virtuellement à la masse via

des résistances de 100 Ω, tandis que l'autre est tirée au +5 V via une 5,6 kΩ. Une fois cette connexion établie, la chute de tension aux bornes de la résistance est mesurée et enregistrée. Le circuit forme ensuite d'autres connexions masse/5,6 kΩ avec les pattes, la chute de tension est mesurée pour chaque configuration créée. Le **tableau 1** montre les valeurs théoriques qui devraient être mesurées pour des transistors NPN et PNP. Le signe - correspond à une liaison entre la masse et une résistance de 100 Ω, le signe + à une connexion entre le +5 V et la 5,6 kΩ. Un NPN donne deux valeurs d'environ 5 V, et une d'environ 0,7 V ; un PNP donne une valeur de 5 V et deux 0,7 V. Ce premier test permet également d'identifier la base du transistor puisqu'il s'agit de la patte dont la mesure aboutit à une valeur différente des deux autres.

**Mesure du gain**

Puisque le test NPN/PNP ne détermine pas la position des pattes E et C, le gain est mesuré pour chacune des deux combinaisons possibles. La valeur finale est présumée être la plus grande des deux valeurs mesurées. Si les tensions mesurées ne correspondent à aucune des combinaisons du

Tableau 1. Mesures initiales				
Type	E	B	C	Valeur mesurée
NPN	-	-	+	5 V
	+	-	-	5 V
	-	+	-	0,7 V
PNP	-	-	+	0,7 V
	+	-	-	0,7 V
	-	+	-	5 V

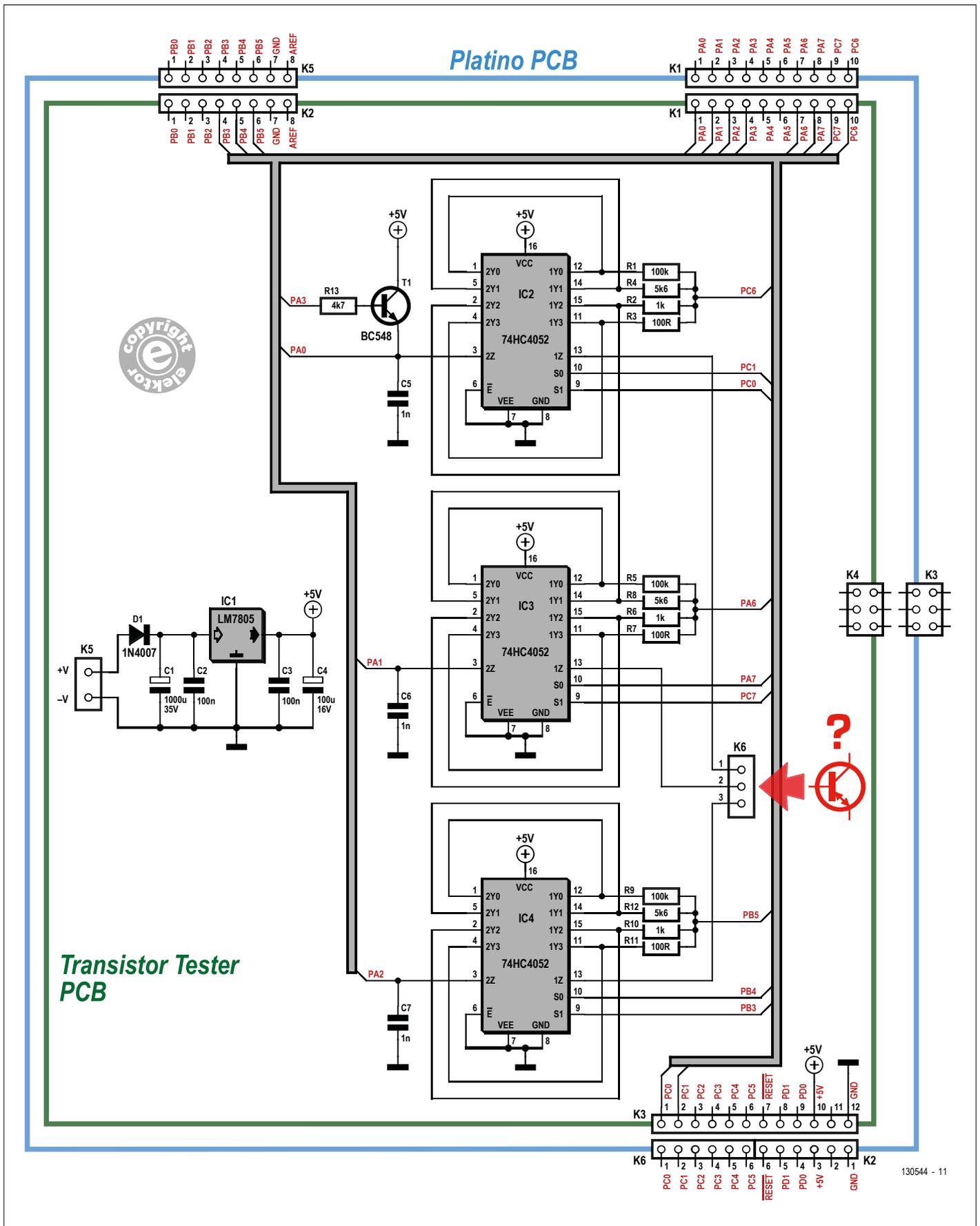


Figure 2. Schéma du testeur de transistors. La carte Platino est représentée par le pourtour bleu (au cas où vous la schtroumpferiez).

tableau 1, le composant est soumis à des tests spécifiques à d'autres composants (MOSFET et diode). Pour vérifier s'il s'agit d'un MOSFET, le gain est mesuré de façon similaire pour les six arrangements possibles des pattes.

L'identification des autres pattes est réalisée en connectant le DUT selon une configuration en collecteur commun s'il s'agit d'un transistor bipolaire, ou en drain commun s'il s'agit d'un MOSFET (**fig. 1a, b et c**).

Le gain (noté  $\beta$  sur la figure) est déterminé par la mesure de  $V_B$  et  $V_E$  d'après les relations :

$$V_E = R_E \times (H_{FE} + 1) \times (V_B \div R_B)$$

$$H_{FE} = [(V_E \times R_B) \div (V_B \times R_E)] - 1$$

Le gain mesurable est compris entre 5 et 999 (environ). Un MOSFET à canal N (**fig. 1c**) se distingue d'un transistor bipolaire par son courant de grille presque nul. Dans ce cas, la tension de seuil vaut  $V_{CC} - V_E$  (en supposant un NMOS). Le testeur ne prend malheureusement pas en charge les JFET.

### Description du circuit

Matériel et logiciel interagissent étroitement. Commençons par un survol du matériel et de son fonctionnement. La **figure 2** montre le circuit monté sur la carte Platino.

La section construite autour d'IC2, IC3 et IC4 lit la tension qui règne aux bornes des trois pattes du transistor relié à K6. Les trois 74HC4052 sont des multiplexeurs analogiques à 4 entrées (4 vers 1). Leur rôle est d'établir différentes connexions afin de former les arrangements de pattes à tester. Les différentes configurations de résistance nécessaires à la mesure des paramètres du transistor sont définies (de façon logicielle) sur les entrées parallèles 1Yn/2Yn des multiplexeurs. La chute de

Les héros de notre enfance : 2N3055, BC547, OC75, BC107, BF451, AC127, 2N406, BC550C, BD137, TIP2955, 2N1613, 2N2219A et les vôtres ?

### Listage 1. Code BASCOM AVR (extrait)

```

cls
locate 1,1
'Transistor type and base/gate pin determined
'Now calculate transistor parameter and display results
Select case T_type
  case 1: 'NPN
    HFE_cal ' (T_type, base_pin, C_pin, E_pin,beta)

    lcd "Type : N-P-N"
    Locate 2,1
    LCD "C = ";c_pin; " B = ";base_pin;" E = "; e_pin
    Locate 3,1
    LCD "Hfe=";beta
  case 2: 'PNP
    HFE_cal ' (T_type, base_pin, C_pin, E_pin,beta)
    lcd "Type : P-N-P"
    Locate 2,1
    LCD "C = ";c_pin; " B = ";base_pin;" E = "; e_pin
    Locate 3,1
    LCD "Hfe=";beta
  Case 5: 'NMOS
    call cal_Vgs(Vt)
    lcd "Type : NMOS"
    Locate 2,1
    LCD "D = ";c_pin; " G = ";base_pin;" S = "; e_pin
    Locate 3,1

    lcd "Vth = ";fusing(Vt,"#.#");" V"

  CASE 6: 'PMOS
    Call cal_Vgs(Vt)
    lcd "Type : PMOS"
    Locate 2,1
    LCD "D = ";c_pin; " G = ";base_pin;" S = "; e_pin
    Locate 3,1
    LCD "Vth = -";fusing(Vt,"#.#");" V"
end select

```

Tableau 2. Configuration des cavaliers Platino

JP3 :	PC5
JP4 :	PB0
JP5 :	PB1
JP6 :	PB2
JP14 :	PC7

Tableau 3. Interface Platino-testeur

Broche	Fonction
PA0, PA1, PA2:	broches CAN (ADC) reliées aux pattes du DUT pour lire les tensions
PA7, PB3, PB4, PC0, PC1, PC7:	lignes de sélection des multiplexeurs
PA6,PB5,PC6:	sortie numérique pour la configuration masse/+5 V avec les résistances
PB0-PB2:	codeur avec poussoir
PC5:	commande du rétro-éclairage du LCD

tension résultante est lue en reliant une patte à  $V_{CC}$  via une 5,6 k $\Omega$  (R4, R8, R12) tandis que les deux autres sont reliées à la masse via les 100  $\Omega$  (R3, R7, R11). Après lecture des tensions aux bornes de chaque patte via les sorties nZ des multiplexeurs, la base du DUT est identifiée en comparant ces valeurs et en s'appuyant sur le fait que la tension à ses bornes (par rapport à la « masse ») est toujours différente des tensions aux bornes des autres broches. Le type NPN/PNP/NMOS/PMOS du DUT est alors déterminé par le programme d'après le tableau 1. Les sorties des 4052 sont reliées aux CAN de la Platino via les lignes de bus PA0, PA1 et PA2. Le transistor T1 sert de commutateur de calibrage.

La section qui s'occupe de l'alimentation est construite de façon classique. La tension d'entrée est délivrée par un adapta-

teur CA/CC de 12 à 18 V relié au bornier K8. La diode D1 protège contre les inversions de polarité et le régulateur LM7805 se charge de fournir une tension régulée de +5 V au contrôleur et aux composants alimentés par le rail de +5 V.

### Platino

Nous avons déjà présenté et utilisé Platino dans plusieurs articles. Qu'on l'appelle carte ou plateforme, concrètement la Platino est composée d'un ATmega32 installé sur une petite carte équipée par défaut d'un LCD, d'un codeur rotatif et de poussoirs. Le placement de ses connecteurs est optimisé et sa programmation est facilitée par les outils AVR. Attention, les cavaliers doivent ici être montés comme l'indique le **tableau 2**, pas autrement ! Le **tableau 3** résume le brochage de l'interface Platino-testeur.

L'interface utilisateur se fait via le LCD

de 4 lignes et 20 caractères. Si votre projet nécessite une liaison série pour lire les résultats du testeur et, disons un zeste d'interaction en plus, vous pouvez interfacier la Platino avec la passerelle Elektor BOB USB-série et amener les lectures DUT dans un émulateur de terminal. Partant de là vous n'aurez aucun mal à automatiser la création de feuilles de calcul et de rapports d'essai.

L'interface du DUT est montée sur la Platino, à laquelle elle est électriquement reliée via les connecteurs K1, K5, K2/K6.

### Programme

Le micrologiciel pour l'ATmega32 est écrit en BASCOM AVR. La carte Platino elle-même a servi d'outil de développement durant toute l'élaboration du projet. Pour toute introduction, raffermissement ou approfondissement de vos connaissances

## Liste des composants

### Résistances

(5%, 250 mW)

R1, R5, R9 = 100 k $\Omega$

R2, R6, R10 = 1 k $\Omega$

R3, R7, R11 = 100  $\Omega$

R4, R8, R12 = 5,6 k $\Omega$

R13 = 4,7 k $\Omega$

### Condensateurs

C1 = 1000  $\mu$ F, 35 V, radial

C2, C3 = 100 nF

C4 = 100  $\mu$ F, 16 V

C5, C6, C7 = 1 nF

### Semi-conducteurs

IC1 = MC7805

IC2, IC3, IC4 = 74HC4052

D1 = 1N4007

T1 = BC548

### Divers

K1, K2, K3 = embase femelle simple rangée, coupée dans une embase à 36 contacts

K4 = embase femelle double rangée, coupée dans une embase à 72 contacts

K5 = bornier à vis pour CI à 2 voies, au pas de 5,08 mm

K6 = bornier à vis pour CI à 3 voies, au pas de 5,08 mm

3 supports CI DIP-16

circuit imprimé 130544-1 (réf. e-choppe)

[ELPP : Composants Passe-Partout d'Elektor Labs]

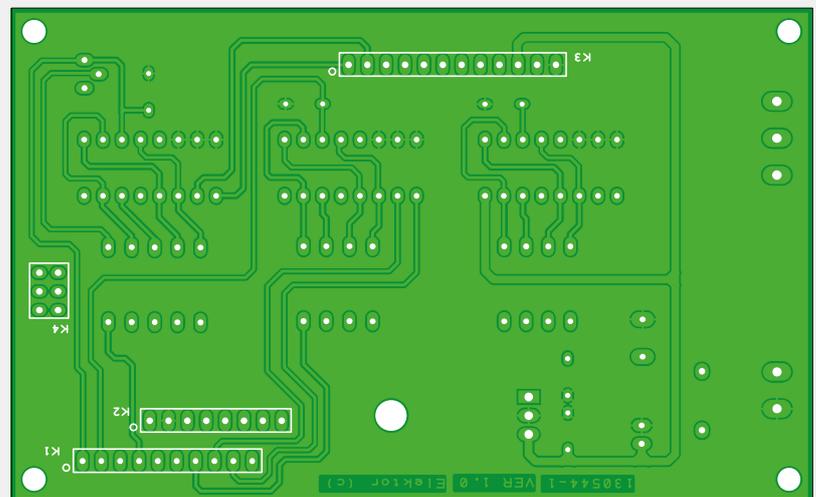
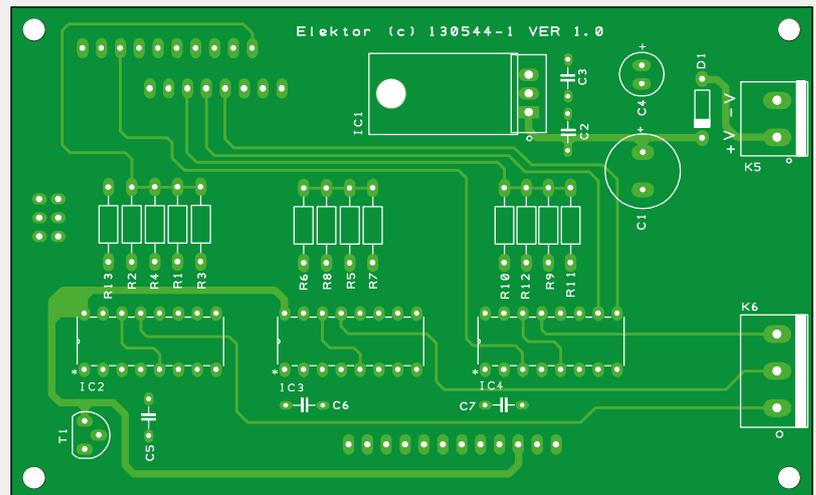


Figure 3. Dessin du circuit imprimé du testeur. Une fois les composants implantés, le circuit peut être relié à la carte Platino.

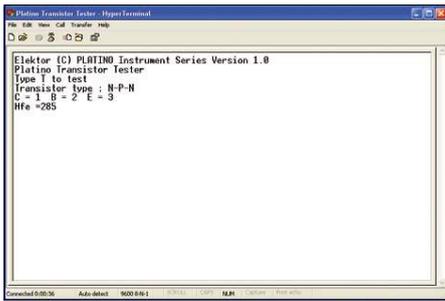


Figure 4. Le testeur peut communiquer avec votre PC via un émulateur de terminal.

en BASCOM, rappelons *l'atelier du micro-contrôleur*, dont le premier numéro de la série a été publié en avril 2014 [3]. Le code, dont le **listage 1** montre un extrait, est disponible [4]. Le programme comprend trois modules principaux :

### Affichage

Le module traitant l'affichage envoie sur l'écran le type du transistor, son brochage CBE et la valeur du gain ( $H_{FE}$ ) dans la configuration en collecteur commun.

### Test

Cette partie lit la tension qui règne aux bornes de chaque patte du transistor. Les CI multiplexeurs servent à former les différents arrangements de pattes. La nature PNP/NPN/NMOS/PMOS est établie d'après la valeur des tensions lues.

### Calcul du gain $H_{FE}$

Le gain est mesuré en utilisant le CAN de la Platino. À cette étape, les deux autres pattes restent encore à identifier. Pour cela, une des pattes est supposée être le collecteur. Le transistor est alors connecté en collecteur commun, le gain est mesuré, puis une nouvelle fois mesuré après commutation des multiplexeurs afin de permuter les connexions. La valeur la plus grande est considérée comme la valeur correcte, ce qui permet d'identifier sans équivoque possible les pattes C et E.

### Liens

- [1] Platino : Elektor, octobre 2011, [www.elektor-magazine.fr/100892](http://www.elektor-magazine.fr/100892)
- [2] Analyseur de semi-conducteurs : Elektor, avril 2005, [www.elektor-magazine.fr/030451](http://www.elektor-magazine.fr/030451)
- [3] L'atelier du microcontrôleur : Elektor, avril à novembre 2014. No 1 : [www.elektor-magazine.fr/120574](http://www.elektor-magazine.fr/120574)
- [4] Téléchargements : [www.elektor-magazine.fr/130544](http://www.elektor-magazine.fr/130544)

## Construction

Commencez par assembler sur la carte Platino le LCD, l'unique poussoir, l'ATmega32 et les autres composants, puis configurez les cavaliers selon le **tableau 2**.

La carte d'extension est spacieuse et ne comprend que des composants traversants. Elle a en outre été conçue pour être arrimée à la carte Platino au moyen de connecteurs. Le montage ne devrait pas poser de problème si vous vous conformez à la **liste des composants**, au schéma d'implantation (**fig. 3**) et aux photographies de l'article. Un assemblage en boîtier et un support ZIF pour le DUT donneront un aspect *pro* à votre testeur. Connectez la passerelle BOB USB-série Elektor si vous souhaitez afficher la sortie du testeur dans un terminal série (**fig. 4**). Le débit est paramétré sur 9600 bauds. Si vous voulez programmer vous-même le microcontrôleur, référez-vous à la **figure 5** pour la configuration des fusibles.

### Et maintenant donne la papatte

Mettez le testeur sous tension en branchant une alimentation CC de 12 à 18 V en K8. Reliez le transistor à tester au connecteur K6 en plaçant ses pattes **dans n'importe quel ordre**. Appuyez sur le poussoir ou, si vous souhaitez lire les résultats sur un terminal série (optionnel), entrez « T » depuis votre émulateur. La **figure 6** montre quelques résultats obtenus avec deux composants innocents, pichés dans un tiroir du laboratoire Elektor par une main non moins innocente.

(130544 - version française : Hervé Moreau)

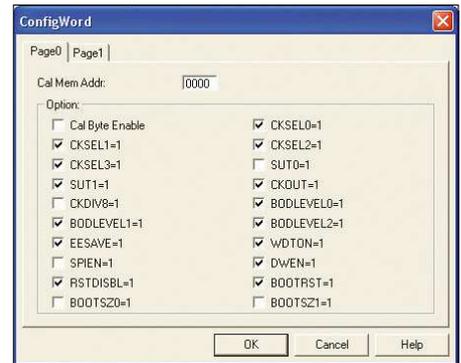


Figure 5. Configuration des fusibles pour l'ATmega32 de la Platino.

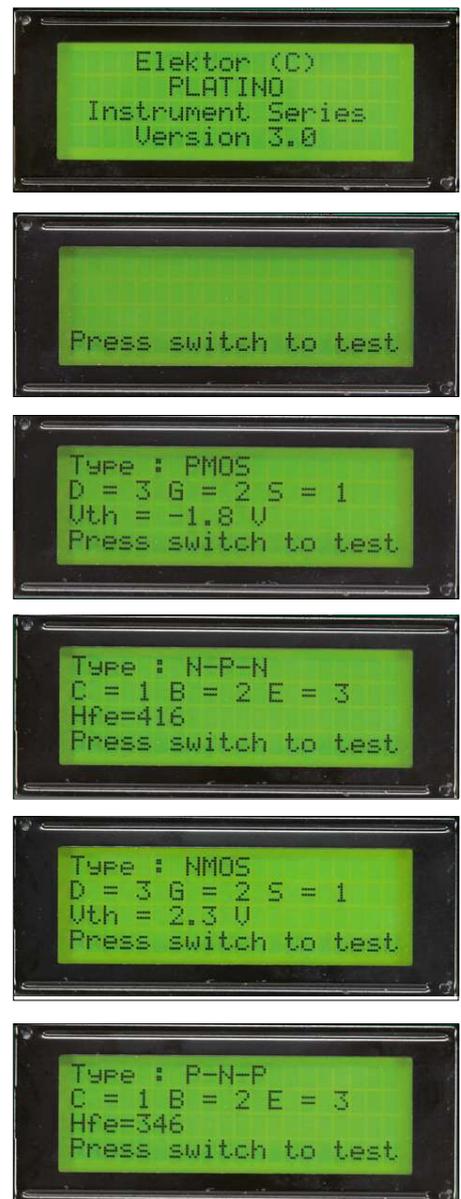


Figure 6. Deux suspects (un transistor bipolaire et un MOSFET) passant aux aueux.